

一种提升抗单粒子能力的新型超结结构

王琳^{1,2,3}, 宋李梅¹, 王立新^{1,4}, 罗家俊^{1,3}, 韩郑生^{1,2,3}

(1 中国科学院微电子研究所, 北京 100029; 2 中国科学院大学, 北京 100029

3 中国科学院硅器件技术重点实验室, 北京 100029

4 北京中科新微特科技开发股份有限公司, 北京 100029)

摘要: 为了提升超结器件在空间辐照环境下的可靠性, 针对额定电压为 700 V 的超结器件提出了一种新型结构. 加强的结构在标准 SJVDMOS 平面栅的基础上刻蚀掉部分栅极, 同时引入了一个肖特基接触来提升器件的抗单粒子能力. 2D synopsys sentaurus TCAD 对器件进行了仿真建模, 并通过单粒子的瞬态仿真来评估器件的 SEE 性能, 仿真结果表明加固之后的器件在单粒子效应下的整体安全工作区大幅增加, 器件抗单粒子烧毁和抗单粒子栅穿的能力都明显提升, 同时新型结构的电学性能也维持了良好的水平.

关键词: 超结器件; 单粒子烧毁; 单粒子栅穿; 线性能量传输函数; 单粒子效应

A proposed structure to improve SEE performance

for 700 V Super-Junction VDMOS

WANG Lin^{1,2,3}, SONG Li-mei¹, WANG Li-xin^{1,4}, LUO Jia-jun^{1,3}, HAN Zheng-sheng^{1,2,3}

(1 Institute of Microelectronics of Chinese Academy of Science, Beijing 100029, China;

2 University of Chinese Academy of Science, Beijing 100029, China;

3 Key Laboratory of Silicon Device Technology of Chinese Academy of Science, Beijing 100029, China;

4 Beijing Zhong Ke New Micro Technology Co., LTD, Beijing 100029, China)

Abstract: In this paper, a new structure to improve the SEE performance for 700 V Super-Junction VDMOS is proposed. Part of the planar gate of the device is etched away, adding a Schottky contact to enhance the SEE performance. 2D synopsys sentaurus TCAD is used to do simulation, and transient simulation is used to evaluate the SEE performance of the device. The simulation result shows that the overall safe working area of the device after reinforcement is effectively increased, and the SEB and SEGR performance both improved significantly. At the same time, the electrical performance of the new structure also maintains a good level.

Key words : Super-Junction VDMOS(SJVDMOS); single-event burnout(SEB); single-event-gate-rapture(SEGR); linear energy transfers(LET); single-event-effect(SEE)

作者简介:

王琳 女, (1993-), 硕士研究生. 研究方向为超结器件的抗辐照加固.

宋李梅 女, (1976-), 博士, 研究员, 硕士生导师. 研究方向为功率器件及其可靠性.

王立新 (通讯作者) 男, (1976-), 博士, 研究员, 博士生导师. 研究方向为高可靠性电子器件的设计. E-mails:wanglixin@ime.ac.cn.

罗家俊 男, (1973-), 博士, 研究员, 博士生导师. 研究方向为深亚微米集成电路低功耗设计技术、高性能深亚微米数模混合集成电路设计技术、智能功率集成电路设计技术等.

韩郑生 男, (1962-), 硕士, 研究员, 博士生导师. 研究方向为集成电路技术.