面向低抖动 GPU 像素 Cache 的像素写合并缓冲技术

张 淑 1 ,田 泽 2,3 ,郑新建 2,3 ,张 骏 2,3 ,许宏杰 2,3 ,王 维 1

(1 西安翔腾微电子科技有限公司,陕西 西安 710068;

- 2 中国航空工业集团 西安航空计算技术研究所,陕西 西安 710068;
 - 3 集成电路与微系统设计航空科技重点实验室, 陕西 西安 710068)

摘 要:图形处理器像素 Cache 访问时抖动发生频繁,很大程度的影响了图形处理器的性能.通过研究图形处理器中多数据流处理的并行化特征,提出了一种像素写合并缓冲技术,在数据写入像素 Cache 前,根据地址对像素进行合并后再对 Cache 进行访问,能够减少对 Cache 的访问次数,降低 Cache 抖动,提高 Cache 性能.使用写合并缓冲技术能将 Cache 抖动平均降低 60%,最大降低 70%,测试表明像素 Cache 的写合并缓冲技术能够降低 Cache 的抖动,非常适用于嵌入式图形处理器像素 Cache 的设计.

关键词: Cache 抖动; 像素缓冲; 数据合并; 图形处理器

Pixel write combining buffer technology for

pixel cache low thrash of GPU

ZHANG Shu 1 , TIAN Ze 2, 3 , ZHENG Xin-jian 2, 3 , $\llbracket JZ \rrbracket$ ZHANG Jun 2, 3 , XU Hong-jie 2, 3 , WANG Wei

(1 Xi' an Xiangteng Microelectronics Technology Company Limited, Xi' an 710068, Chir

2 Aeronautics computing technique research institute, Aviation industry corporation of China, Xi' an 710068, China;

3 Key Laboratory of Aviation Science and Technology on Integrated Circuit and Micro-System Design, Xi' an 710068, China)

Abstract: The thrashing of pixel cache in GPU is frequent, which greatly decrease the performance of GPU. Based on the research of the parallelization characteristics of multi data stream processing in GPU, a pixel write merging buffer technique is proposed. The cache access is merged according to the address before. It can reduce the number of cache access, reduce the cache thrashing, and improve the performance of the cache. The pixel write combining buffer technology can reduce the average cache trash by 60% and the maximum reduction of 70%. The result shows that the write merge buffer technology of pixel cache can reduce the cache thrash, and is very suitable for the design of the pixel cache of the embedded graphic processor.

Key words: Cache thrash; pixel buffer; data merge; GPU 作者简介:

张 淑 女 , (1989-) , 硕 士 , 工 程 师 . 研 究 方 向 为 GPU 设 计 、 SoC 设 计.E-mail:zhangshuxyz@163.com.

田 泽 男, (1965-),博士,研究员.研究方向为 SoC 设计方法学、航空专用集成电路设计. 郑新建 男,(1980-),博士,工程师.研究方向为 GPU 设计、SOC 设计.

张 骏 男, (1978-), 博士后, 高级工程师.研究方向为计算机体系结构、GPU 设计、微处理器设计、SoC 设计.

许宏杰 男, (1981-), 高级工程师.研究方向为航空总线、视频编码及图形处理器设计.

王 维 女, (1988-), 硕士, 工程师.研究方向为 GPU 设计、SOC 设计.